

pcb设计打样

发布日期：2025-09-15 | 阅读量：56

在高速PCB设计原理图设计时，如何考虑阻抗匹配问题？

在设计高速PCB电路时，阻抗匹配是设计的要素之一。而阻抗值跟走线方式有直接的关系，例如是走在表面层(microstrip)或内层(stripline/doublestripline)与参考层(电源层或地层)的距离，走线宽度PCB材质等均会影响走线的特性阻抗值。也就是说要在布线后才能确定阻抗值。一般仿真软件会因线路模型或所使用的数学算法的限制而无法考虑到一些阻抗不连续的布线情况，这时候在原理图上只能预留一些terminators(端接)，如串联电阻等，来缓和走线阻抗不连续的效应。真正根本解决问题的方法还是布线时尽量注意避免阻抗不连续的发生PCB的这些事, 你不一定都知道!pcb设计打样

防止PCB板翘的方法之一：

1、工程设计：印制板设计时应注意事项A.层间半固化片的排列应当对称，例如六层板，1~2和5~6层间的厚度和半固化片的张数应当一致，否则层压后容易翘曲B.多层板芯板和半固化片应使用同一供应商的产品C.外层A面和B面的线路图形面积应尽量接近。若A面为大铜面，而B面*走几根线，这种印制板在蚀刻后就很容易翘曲。如果两面的线路面积相差太大，可在稀的一面加一些**的网格，以作平衡。

2、下料前烘板：覆铜板下料前烘板（150摄氏度，时间8±2小时）目的是去除板内的水分，同时使板材内的树脂完全固化，进一步消除板材中剩余的应力，这对防止板翘曲是有帮助的。目前，许多双面、多层板仍坚持下料前或后烘板这一步骤。但也有部分板材厂例外，目前各PCB厂烘板的时间规定也不一致，从4—10小时都有，建议根据生产的印制板的档次和客户对翘曲度的要求来决定。剪成拼板后烘还是整块大料烘后下料，二种方法都可行，建议剪料后烘板。内层板亦应烘板。

fpc制造厂家为什么要导入类载板类载板更契合SIP封装技术要求。

PCB LAYOUT设计规范：

1.PCB布线与布局隔离准则：强弱电流隔离、大小电压隔离，高低频率隔离、输入输出隔离、数

字模拟隔离、输入输出隔离，分界标准为相差一个数量级。隔离方法包括：空间远离、地线隔开。

2. 晶振要尽量靠近IC且布线要较粗

3. 晶振外壳接地

4. 时钟布线经连接器输出时，连接器上的插针要在时钟线插针周围布满接地插针

5. 让模拟和数字电路分别拥有自己的电源和地线通路，在可能的情况下，应尽量加宽这两部分电路的电源与地线或采用分开的电源层与接地层，以便减小电源与地线回路的阻抗，减小任何可能在电源与地线回路中的干扰电压

6. 单独工作的PCB的模拟地和数字地可在系统接地点附近单点汇接，如电源电压一致，模拟和数字电路的电源在电源入口单点汇接，如电源电压不一致，在两电源较近处并一1~2nf的电容，给两电源间的信号返回电流提供通路

7. 如果PCB是插在母板上的，则母板的模拟和数字电路的电源和地也要分开，模拟地和数字地在母板的接地处接地，电源在系统接地点附近单点汇接，如电源电压一致，模拟和数字电路的电源在电源入口单点汇接，如电源电压不一致，在两电源较近处并一1~2nf的电容，给两电源间的信号返回电流提供通路

PCB多层板LAYOUT设计规范之十九：

159. 退耦、滤波电容须按照高频等效电路图来分析其作用。

160. 各功能单板电源引进处要采用合适的滤波电路，尽可能同时滤除差模噪声和共模噪声，噪声泄放地与工作地特别是信号地要分开，可考虑使用保护地；集成电路的电源输入端要布置去耦电容，以提高抗干扰能力

161. 明确各单板比较高工作频率，对工作频率在160MHz或200 MHz以上的器件或部件采取必要的屏蔽措施，以降低其辐射干扰水平和提高抗辐射干扰的能力

162. 如有可能在控制线（于印刷板上）的入口处加接R-C去耦，以便消除传输中可能出现的干扰因素。163. 用R-S触发器做按钮与电子线路之间配合的缓冲164. 在次级整流回路中使用快恢复二极管或在二极管上并联聚酯薄膜电容器165. 对晶体管开关波形进行“修整”166. 降低敏感线路的输入阻抗

167. 如有可能在敏感电路采用平衡线路作输入，利用平衡线路固有的共模抑制能力克服干扰源对敏感线路的干扰168. 将负载直接接地的方式是不合适

169. 电路设计注意在IC近端的电源和地之间加旁路去耦电容（一般为104）防止PCB板翘的方法有哪些呢？

PCB多层板LAYOUT设计规范之九：

- 63. 在要求高的场合要为内导体提供360° 的完整包裹，并用同轴接头来保证电场屏蔽的完整性
 - 64. 多层板：电源层和地层要相邻。高速信号应临近接地面，非关键信号则布放为靠近电源面。
 - 65. 电源：当电路需要多个电源供给时，用接地分离每个电源。
 - 66. 过孔：高速信号时，过孔产生1-4nH的电感和0.3-0.8pF的电容。因此，高速通道的过孔要尽可能**小。确保高速平行线的过孔数一致。
 - 67. 短截线：避免在高频和敏感的信号线路使用短截线
 - 68. 星形信号排列：避免用于高速和敏感信号线路
 - 69. 辐射型信号排列：避免用于高速和敏感线路，保持信号路径宽度不变，经过电源面和地面的过孔不要太密集。
 - 70. 地线环路面积：保持信号路径和它的地返回线紧靠在一起将有助于**小化地环
 - 71. 一般将时钟电路布置在PCB板接受中心位置或一个接地良好的位置，使时钟尽量靠近微处理器，并保持引线尽可能短，同时将石英晶体振荡只有外壳接地。
 - 72. 为进一步增强时钟电路的可靠性，可用地线找时钟区圈起隔离起来，在晶体振荡器下面加大接地的面积，避免布其他信号线；
- 公司成立以来，一直专注样品，中小批量领域

pcb是怎么设计4层多层板的

pcb设计打样

公司主要经营HDI板，PCB电路板，PCB线路板，软硬结合板等围绕电子产品等器件。电子元器件是元件和器件的总称，是电子元件和小型的机器、仪器的组成部分，其本身常由若干零件构成，可以在同类产品中通用；常指电器、无线电、仪表等工业的某些零件，是电容、晶体管、游丝、发条等电子元器件的总称。随着电子元器件行业竞争的加剧，市场日趋饱和，粗放式管理的缺陷日益暴露，导致电子元器件行业企业利润不同程度的下滑，要想满足行业内客户个性化的需求，适应未来的发展，就需要不断提升提高企业自身管理水平以及关键词竞争力。随着科技的发展，HDI板，PCB电路板，PCB线路板，软硬结合板的需求也越来越旺盛，导致部分电子元器件产品供不应求。汽车电子、互联网应用产品、移动通信、智慧家庭、5G、消费电子产品等领域成为中国电子元器件市场发展的源源不断的动力，带动了电子元器件的市场需求，也加快电子元器件更迭换代的速度，从下游需求层面来看，电子元器件市场的发展前景极为可观。近几年顺应国家信息化企业上云、新旧动能转换、互联网+、经济政策等号召，通过大数据管理，充分考虑到企业的当前需求及未来管理的需要不断迭代，在各电子元器件行业内取得不俗成绩。企业在结合现实提供出解决方案同时，也融入世界管理先进管理理念，帮助企业建立以客户为中心的经营理念、组织模式、业务规则及评估体系，进而形成一套整体的科学管控体系。从而更进一步提高企业管理水平及综合竞争力。

pcb设计打样

深圳市赛孚电路科技有限公司位于东莞市长安镇睦邻路7号，是一家专业的公司产品广泛应用于通信、工业控制、计算机应用、航空航天、医疗、测试仪器、电源等各个领域。我们的产品包括：高多层PCB、HDI PCB、PCB高频板、软硬结合板、FPC等特种高难度电路板，专注于多品种，中小批量领域。我们的客户分布全球各地，目前外销订单占比70%以上。公司。在深圳市赛孚电路科近多年发展历史，公司旗下现有品牌赛孚等。公司不仅仅提供专业的公司产品广泛应用于通信、工业控制、计算机应用、航空航天、医疗、测试仪器、电源等各个领域。我们的产品包括：高多层PCB、HDI PCB、PCB高频板、软硬结合板、FPC等特种高难度电路板，专注于多品种，中小批量领域。我们的客户分布全球各地，目前外销订单占比70%以上。，同时还建立了完善的售后服务体系，为客户提供良好的产品和服务。诚实、守信是对企业的经营要求，也是我们做人的基本准则。公司致力于打造高品质的HDI板，PCB电路板、PCB线路板，软硬结合板。